

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-045128

(43)Date of publication of application : 14.02.2003

(51)Int.Cl. G11B 20/14  
G11B 7/007  
G11B 20/10

(21)Application number : 2001-232622 (71)Applicant : SONY CORP

(22)Date of filing : 31.07.2001 (72)Inventor : SAKO YOICHIRO

## (54) DATA RECORDING APPARATUS AND METHOD, DATA REPRODUCING APPARATUS AND METHOD, AND RECORDING MEDIUM

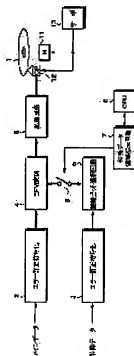
### (57)Abstract:

**PROBLEM TO BE SOLVED:** To record/reproduce special data while taking compatibility with an existing apparatus.

**SOLUTION:** The special data are recorded in the special data recording area of an optical disk 1 by using a connection bit of eight-to-fourteen (EFM) modulation.

The symbol of main data is fixed to a channel bit '01000100000000' (channel bit corresponding to a data bit of '4' of a decimal number) in the special data area. In this case, two kinds of connection bit patterns can be selected. A connection bit selecting circuit 5 selects the connection bit pattern according to the special data.

Information on the special data '0' and '1' can be allocated to the connection bit patterns '010' and '100', respectively. The selected connection bit is inputted to an EFM modulation circuit 4, and is recorded on the optical disk 1 by an optical pickup 12 through a recording circuit 9.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-45128

(P2003-45128A)

(43) 公開日 平成15年2月14日 (2003.2.14)

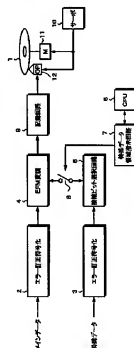
(51) Int.Cl. <sup>7</sup> G 1 1 B 20/14 7/007 20/10	識別記号 3 4 1 3 0 1 3 1 1	F I G 1 1 B 20/14 7/007 20/10	サーチコード* (参考) 3 4 1 A 5 D 0 4 4 5 D 0 9 0 3 0 1 Z 3 1 1
審査請求 未請求 請求項の枚数 34 O L (全 14 頁)			
(21) 出願番号	特願2001-232622 (P2001-232622)		
(22) 出願日	平成13年7月31日 (2001.7.31)		
(71) 出願人	000002185 ソニー株式会社		
(72) 発明者	佐古 曜一郎 東京都品川区北品川 6 丁目 7 番 35 号		
(74) 代理人	100082762 弁理士 杉浦 正知		
Fターム (参考)	5D044 B003 CC06 DE02 DE50 DE57 DE58 GK17 GL01 GL02 GL20 GL50 5D090 AA01 BB02 CC01 CC04 CC14 DD03 FF49 GG17 GG34 GG36		

(54) 【発明の名称】 データ記録装置および方法、データ再生装置および方法、並びに記録媒体

## (57) 【要約】

【課題】 既存装置との互換性をとりながら特殊データの記録／再生を可能とする。

【解決手段】 光ディスク 1 の特殊データ記録領域に EFM変調の接続ビットを使用して特殊データを記録する。特殊データ領域では、メインデータのシンボルがチャンネルビット「010001000000000」(10進数の「4」のデータビットに対応するチャンネルビット)に固定されている。この場合では、2通りの接続ビットパターンを選択することが可能である。接続ビット選択回路 5 は、特殊データに応じて接続ビットパターンを選択する。接続ビットパターン「010」、「100」に、それぞれ、特殊データの情報「0」、「1」を割り当てることができる。選択された接続ビットが EFM変調回路 4 に入力され、記録回路 9 を介して光ピックアップ 12 によって光ディスク 1 に記録される。



## 【特許請求の範囲】

【請求項 1】 入力されるデジタルデータに含まれる  $n$  ビットのデータを所定のランレングス規則を満たす  $m$  ( $m > n$ ) ビットのデータに変換するとともに、上記  $m$  ビットのデータを接続後にも所定のランレングス規則を満たすように上記  $m$  ビットのデータ間に  $k$  ビットを配する変調方法によって記録データを生成するデータ記録装置であって、  
上記  $k$  ビットのビットパターンに応じて他のデータを記録することを特徴とするデータ記録装置。

【請求項 2】 請求項 1 において、  
上記  $n$ 、 $m$ 、 $k$  が、それぞれ、8、14、3であることを特徴とするデータ記録装置。

【請求項 3】 請求項 1 において、  
上記他のデータは、上記データのセキュリティを保つためのデータであることを特徴とするデータ記録装置。

【請求項 4】 請求項 1 において、  
上記他のデータは、リードイン部および/あるいはリードアウト部に記録されることを特徴とするデータ記録装置。

【請求項 5】 請求項 1 において、  
上記他のデータは、トラック間の領域に記録することを特徴とするデータ記録装置。

【請求項 6】 請求項 1 において、上記  $k$  ビットと隣接する  $m$  ビットのデータが一定のビットパターンであることを特徴とするデータ記録装置。

【請求項 7】 請求項 1 において、  
さらに、上記他のデータを変調する変調手段を備えることを特徴とするデータ記録装置。

【請求項 8】 請求項 1 において、  
さらに、上記  $k$  ビットに隣接する  $m$  ビットのデータを参照する参照手段を備え、上記参照手段による参照結果に応じて上記  $k$  ビットのビットパターンを選択することを特徴とするデータ記録装置。

【請求項 9】 入力されるデジタルデータに含まれる  $n$  ビットのデータを所定のランレングス規則を満たす  $m$  ( $m > n$ ) ビットのデータに変換するとともに、上記  $m$  ビットのデータを接続後にも所定のランレングス規則を満たすように上記  $m$  ビットのデータ間に  $k$  ビットを配する変調方法によって記録データを生成するデータ記録方法であって、  
上記  $k$  ビットのビットパターンに応じて他のデータを記録することを特徴とするデータ記録方法。

【請求項 10】 請求項 9 において、  
上記  $n$ 、 $m$ 、 $k$  が、それぞれ、8、14、3であることを特徴とするデータ記録方法。

【請求項 11】 請求項 9 において、  
上記他のデータは、上記データのセキュリティを保つためのデータであることを特徴とするデータ記録方法。

【請求項 12】 請求項 9 において、

上記他のデータは、リードイン部および/あるいはリードアウト部に記録されることを特徴とするデータ記録方法。

【請求項 13】 請求項 9 において、  
上記他のデータは、トラック間の領域に記録することを特徴とするデータ記録方法。

【請求項 14】 請求項 9 において、  
上記  $k$  ビットと隣接する  $m$  ビットのデータが一定のビットパターンであることを特徴とするデータ記録方法。

10 【請求項 15】 請求項 9 において、  
さらに、上記他のデータを変調する変調手段を備えることを特徴とするデータ記録方法。

【請求項 16】 請求項 9 において、  
さらに、上記  $k$  ビットに隣接する  $m$  ビットのデータを参照する参照手段を備え、上記参照手段による参照結果に応じて上記  $k$  ビットのビットパターンを選択することを特徴とするデータ記録方法。

【請求項 17】 入力されるデジタルデータに含まれる  $n$  ビットのデータを所定のランレングス規則を満たす  $m$  ( $m > n$ ) ビットのデータに変換するとともに、上記  $m$  ビットのデータを接続後にも所定のランレングス規則を満たすように上記  $m$  ビットのデータ間に  $k$  ビットを配する変調方法によって記録データを生成し、上記  $k$  ビットのビットパターンに応じて他のデータが記録された記録媒体を再生するデータ再生装置において、  
上記  $m$  ビットのデータを  $n$  ビットに復調する復調手段と、  
上記  $m$  ビット間に配された  $k$  ビットのデータを抽出する抽出手段と、

20 上記抽出手段において抽出された  $k$  ビットのデータを他のデータに変換する変換手段とを備えることを特徴とするデータ再生装置。

【請求項 18】 請求項 17 において、  
上記  $n$ 、 $m$ 、 $k$  が、それぞれ、8、14、3であることを特徴とするデータ再生装置。

【請求項 19】 請求項 17 において、  
上記他のデータは、上記データのセキュリティを保つためのデータであることを特徴とするデータ再生装置。

【請求項 20】 請求項 17 において、  
上記  $k$  ビットと隣接する  $m$  ビットのデータが一定のビットパターンであることを特徴とするデータ再生装置。

【請求項 21】 請求項 17 において、  
さらに、上記他のデータを変調する復調手段を備えることを特徴とするデータ再生装置。

【請求項 22】 請求項 17 において、  
さらに、上記  $k$  ビットに隣接する  $m$  ビットのデータを参照する参照手段を備え、上記参照手段による参照結果に応じて上記  $k$  ビットのビットパターンを選択することを特徴とするデータ再生装置。

50 【請求項 23】 入力されるデジタルデータに含まれる

る  $n$  ビットのデータを所定のランレングス規則を満たす  $m$  ( $m > n$ ) ビットのデータに変換するとともに、上記  $m$  ビットのデータを接続後にも所定のランレングス規則を満たすように上記  $m$  ビットのデータ間に  $k$  ビットを配する変調方法によって記録データを生成し、上記  $k$  ビットのビットパターンに応じて他のデータが記録された記録媒体を再生するデータ再生方法において、  
 上記  $m$  ビットのデータと  $k$  ビットのデータを抜き出し、上記  $m$  ビットのデータを  $n$  ビットのデータに変換すると共に、上記  $k$  ビットのデータをそのビットパターンに応じて他のデータに変換するデータ再生方法。

【請求項 24】 請求項 23 において、  
 上記  $n$ 、 $m$ 、 $k$  が、それぞれ、8、14、3 であることを特徴とするデータ再生方法。

【請求項 25】 請求項 23 において、  
 上記他のデータは、上記データのセキュリティを保つためのデータであることを特徴とするデータ再生方法。

【請求項 26】 請求項 23 において、  
 上記  $k$  ビットと隣接する  $m$  ビットのデータが一定のビットパターンであることを特徴とするデータ再生方法。

【請求項 27】 請求項 23 において、  
 さらに、上記他のデータを復調することを特徴とするデータ再生方法。

【請求項 28】 請求項 23 において、  
 さらに、上記  $k$  ビットに隣接する  $m$  ビットのデータを参照し、参照結果に応じて上記  $k$  ビットのビットパターンを選択することを特徴とするデータ再生方法。

【請求項 29】  $n$  ビットのデータを所定のランレングス規則を満たす  $m$  ( $m > n$ ) ビットのデータに変換するとともに、上記  $m$  ビットのデータを接続後にも所定のランレングス規則を満たすように上記  $m$  ビットのデータ間に  $k$  ビットを配する変調方法により変調されたデータが記録された記録媒体であって、  
 上記  $k$  ビットには、他のデータが埋め込まれていることを特徴とする記録媒体。

【請求項 30】 請求項 29 において、  
 上記  $n$ 、 $m$ 、 $k$  が、それぞれ、8、14、3 であることを特徴とする記録媒体。

【請求項 31】 請求項 29 において、  
 上記他のデータは、上記データのセキュリティを保つためのデータであることを特徴とする記録媒体。

【請求項 32】 請求項 29 において、  
 上記他のデータは、リードイン部および/あるいはリードアウト部に記録されることを特徴とする記録媒体。

【請求項 33】 請求項 29 において、  
 上記他のデータは、トラック間の領域に記録することを特徴とする記録媒体。

【請求項 34】 請求項 29 において、  
 上記  $k$  ビットと隣接する  $m$  ビットのデータが一定のビットパターンであることを特徴とする記録媒体。

# 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、データ記録装置および方法、データ再生装置および方法、並びに記録媒体に関し、特に、接続ビットに情報を埋め込むことを可能としたものである。

## 【0002】

【従来の技術】 従来、記録媒体の高密度化を図るために、様々な変調方法が提案されている。良く知られているように、コンパクトディスク（以下、CD）では、ディスクの高密度化を実現するために、EFM変調方式（Eight to Fourteen Modulation: EFM）が用いられている。EFM変調とは、8ビットのデータを14チャンネルビットのコードに変換するとともに、この変換した14チャンネルビットのデータ間に、3ビットからなる接続ビットを配する変調方式である。この接続ビットを14チャンネルビットのデータ間に配する目的は、最小ランレングス3T（論理値「1」と「1」との間に、「0」が少なくとも2個以上）および最大ランレングス11T（論理値「1」と「1」との間の「0」の数が最大で10個）の調整と、DSV（Digital Sum Variation）の管理とにある。

## 【0003】

【発明が解決しようとする課題】 上述したように、従来では、接続ビットは、最小ランレングス・最大ランレングスの調整と、DSVの管理とにのみ用いられ、接続ビット自身に情報を埋め込むことはされていなかった。

【0004】 したがって、この発明の目的は、接続ビットに情報を埋め込むことができるデータ記録装置および方法、データ再生装置および方法、並びに記録媒体を提供することにある。

## 【0005】

【課題を解決するための手段】 上述した課題を解決するために、請求項1の発明は、入力されるデジタルデータに含まれる  $n$  ビットのデータを所定のランレングス規則を満たす  $m$  ( $m > n$ ) ビットのデータに変換するとともに、 $m$  ビットのデータを接続後にも所定のランレングス規則を満たすように  $m$  ビットのデータ間に  $k$  ビットを配する変調方法によって記録データを生成するデータ記録装置であって、 $k$  ビットのビットパターンに応じて他のデータを記録することを特徴とするデータ記録装置である。

【0006】 請求項10の発明は、入力されるデジタルデータに含まれる  $n$  ビットのデータを所定のランレングス規則を満たす  $m$  ( $m > n$ ) ビットのデータに変換するとともに、 $m$  ビットのデータを接続後にも所定のランレングス規則を満たすように  $m$  ビットのデータ間に  $k$  ビットを配する変調方法によって記録データを生成するデータ記録方法であって、 $k$  ビットのビットパターンに応じて他のデータを記録することを特徴とするデータ記録

方法である。

【0007】請求項17の発明は、入力されるデジタルデータに含まれる $n$ ビットのデータを所定のランレングス規則を満たす $m$  ( $m > n$ ) ビットに交換するとともに、 $m$ ビットのデータを接続後にも所定のランレングス規則を満たすように $m$ ビットのデータ間に $k$ ビットを配する変調方法によって記録データを生成し、 $k$ ビットのビットパターンに応じて他のデータが記録された記録媒体を再生するデータ再生装置において、 $m$ ビットのデータを $n$ ビットに復調する復調手段と、 $m$ ビット間に配された $k$ ビットのデータを抽出する抽出手段と、抽出手段において抽出された $k$ ビットのデータを他のデータに変換する変換手段とを備えることを特徴とするデータ再生装置である。

【0008】請求項23の発明は、入力されるデジタルデータに含まれる $n$ ビットのデータを所定のランレングス規則を満たす $m$  ( $m > n$ ) ビットに交換するとともに、 $m$ ビットのデータを接続後にも所定のランレングス規則を満たすように $m$ ビットのデータ間に $k$ ビットを配する変調方法によって記録データを生成し、 $k$ ビットのビットパターンに応じて他のデータが記録された記録媒体を再生するデータ再生方法において、 $m$ ビットのデータと $k$ ビットのデータを抜き出し、 $m$ ビットのデータを $n$ ビットのデータに変換すると共に、 $k$ ビットのデータをそのビットパターンに応じて他のデータに変換するデータ再生方法である。

【0009】請求項29の発明は、 $n$ ビットのデータを所定のランレングス規則を満たす $m$  ( $m > n$ ) ビットのデータに変換するとともに、 $m$ ビットのデータを接続後にも所定のランレングス規則を満たすように $m$ ビットのデータ間に $k$ ビットを配する変調方式により変調されたデータが記録された記録媒体であって、 $k$ ビットには、他のデータが埋め込まれていることを特徴とする記録媒体である。

【0010】請求項1および10に係る発明によれば、接続のための $k$ ビットを使用して他のデータを埋め込むことができる。請求項17および23に係る発明によれば、 $m$ ビット間に配された $k$ ビットのデータを抽出し、抽出された $k$ ビットのデータを、他のデータに変換することによって、 $k$ ビットに埋め込まれている他のデータを再生することができる。請求項29に係る発明によれば、記録媒体のデータ容量を減らすことなく、他のデータを記録媒体に記録することができる。従来では、接続のための $k$ ビットは、情報が埋め込まれていなかったために、情報を復号することはなかった。したがって、従来の記録装置によって他のデータを埋め込むことができず、また、この発明が適用された結果埋め込まれた他のデータは、従来の再生装置によって再生することができないので、他のデータを秘密に記録することができる。

【0011】

【発明の実施の形態】以下、この発明の第1の実施形態について図面を参照しながら説明する。まず、この発明の第1の実施形態によるデータ記録装置について説明する。データ記録装置は、例えばCD-D A (Digital Audio) のような再生専用ディスクを制作するためのマスタリング装置である。マスタリング装置の場合では、ガラス原盤上にフォトレジスト膜が被着され、記録データでその強度が変調されたレーザ光によって露光される。その後、フォトレジスト膜が現像処理され、ディスク原盤が作成される。

【0012】次いでガラス原盤の凹凸パターン上に無電界メッキ法等によりニッケル被膜でなる導電化膜層を形成する。導電化膜層が形成された光ディスク原盤を電鍍装置に取り付け、電気メッキ法により導電化膜層上にニッケルメッキ層を形成する。続いてニッケルメッキ層付きガラス原盤からニッケルメッキ層をカッター等で剝離し、そのニッケルメッキ層信号形成面のフォトレジストをアセトン等を用いて洗浄し、スタンプを製作する。その金型を用いて、PC (ポリカーボネイト) の透明樹脂に射出成形を行い、微小な凹凸 (信号に相当するビットパターン) が転写されたディスクが形成される。

【0013】なお、この発明は、マスタリング装置に限らず、CD-R (Recordable)、CD-RW (ReWritable)、DVD-R (Digital Video Disc-Recordable)、MD (MiniDisk) 等の記録可能な光ディスクを使用した記録装置に対しても適用可能である。

【0014】図1は、この発明の第1の実施形態によるデータ記録装置の構成の一例を示すブロック図である。図1において、参照符号1がガラス原盤上にフォトレジスト膜が塗布されたディスクまたは記録可能な光ディスクである。以下においては、これを総称して単に光ディスク1と称する。この発明の第1の実施形態によるデータ記録装置は、エラー訂正符号化回路2、エラー訂正符号化回路3、EFM変調回路4、接続ビット選択回路5、CPU6、特殊データ領域指示回路7、スイッチ8、記録回路9、サーボ10、スピンドルモータ11および光ピックアップ12から構成される。

【0015】エラー訂正符号化回路2は、供給されるメインデータに対して、CIRC (Cross Interleave Reed Solomon Code) 符号化を施し、EFM変調回路4に供給する。ここで、エラー訂正符号化回路2に供給されるメインデータは、例えばサンプリング周波数44.1 kHz、16ビットリニア量子化で発生したディジタルオーディオデータであり、例えば著作権保護のために暗号化されている。暗号化の鍵データが特殊データとして光ディスク1に記録される。

【0016】一例として、この発明の第1の実施形態においては、エラー訂正符号化回路2に入力されるメインデータのシンボル (8データビット) のうちで、特殊データ領域に記録されるメインデータのシンボルは、一定

のデータビットパターンに固定されている。例えば、特殊データ領域のメインデータのシンボルは、「00000100」（10進数の「4」）に全て固定されている。特殊データ領域については、後に説明する。

【0017】エラー訂正符号化回路3は、供給される特殊データに対して、CIRC符号化を施し、接続ビット選択回路5に供給する。ここで、特殊データは、例えば、暗号化されたコンテンツをデクリプトするための鍵情報やパスワードなどのセキュリティを保つためのデータである。

【0018】EFM変調回路4は、エラー訂正符号化回路2から供給される各シンボル（8データビット）を、最小ランレングス3T、最大ランレングス10Tを満たすような14チャンネルビットに変換する。具体的には、EFM変調回路4は、EFM変調回路4が有する変換テーブルに基づき、エラー訂正符号化回路2から供給される各シンボル（8データビット）を、14チャンネルビットに変換する。

【0019】図2は、EFMの変換テーブルの一例を示す。図2に示すように、8データビットには、256通りのビットパターンがあり、これらのビットパターンが、それぞれ、最大ランレングス3Tおよび最小ランレングス10Tを満たす14チャンネルビットのビットパターンに対応付けられている。なお、図2においては、簡単のため、変換テーブルの一部が示されている。

【0020】また、EFM変調回路4は、各14チャンネルビットを接続した場合にも、最小ランレングス3T、最大ランレングス10Tを満たすようにするために、「0000」、「0011」、「0101」および「100」の4通りの接続ビットパターンから適切な接続ビットを選択する。以下に、幾つかの例により、この処理について説明する。

【0021】例えば、10進数で表した場合の「19」のデータに対応するチャンネルビット「100100001000000」同士を結合する場合には、4通りの接続ビットパターンを選択することが可能である。すなわち、「0000」、「0011」、「0101」および「100」の4通りを選択する。そして、これらの接続ビットパターンの中から、最適な接続ビットパターンを選択し、この接続ビットパターンを、各14チャンネルビット間に配する。

【0022】また、10進数で表した場合の「0」のデータに対応するチャンネルビット「01001000100000」同士を結合する場合には、「0011」を除いた3通りの接続ビットパターンを選択することが可能である。すなわち、「0000」、「0101」および「100」の3通りを選択する。そして、これらの接続ビットパターンの中から、最適な接続ビットパターンを選択し、この接続ビットパターンを、各14チャンネルビット間に配する。

【0023】また、10進数で表した場合の「4」のデータに対応するチャンネルビット「1000100000000」同士を結合する場合には、2通りの接続ビットパターンを選択することが可能である。すなわち、「010」および「100」の2通りを選択する。

【0024】また、10進数で表した場合の「1」のデータに対応するチャンネルビット「1000010000000」同士を結合する場合には、1通りの接続ビットパターン、すなわち「100」を選択し、この接続ビットパターンを、各14チャンネルビット間に配する。この場合では、他のデータを接続ビットを使用して埋め込むことができない。

【0025】接続ビット選択回路5は、特殊データ領域指示回路7によりスイッチ8がオンされた場合には、エラー訂正符号化回路3から供給される特殊データに応じて、EFM変調回路4において14チャンネルビット間に配される接続ビットパターンを選択する。なお、この発明の第1の実施形態においては、特殊データ領域のメインデータに含まれる各14チャンネルビットは、2通りの接続ビットパターンを選択可能なように固定されている。例えば、チャンネルビット「1000100000000」（10進数の「4」）のデータビットに対応するチャンネルビット）に固定されている。したがって、この発明の第1の実施形態においては、接続ビット選択回路5は、エラー訂正符号化回路3から供給される特殊データに応じて、2通りの接続ビットパターンのうちのどちらか一方を選択する。

【0026】図3は、2通りの接続ビットパターンを選べる場合における、接続ビットパターンへの情報の与え方の一例を示す。ここでは、接続ビットパターンとして、「010」、「100」を選択できる場合を例として示す。図3に示すように、2通りの接続ビットを選べる場合には、接続ビットに1ビットの情報を埋め込むことができる。すなわち、接続ビットパターン「010」、「100」に、それぞれ、情報「0」、「1」を割り当てることができる。

【0027】また、接続ビット選択回路5は、エラー訂正符号化回路3から供給されるデータを格納するメモリ（図示せず）を備え、エラー訂正符号化回路3から供給されたデータは、このメモリに格納される。

【0028】CPU6は、特殊データ領域指示回路7を制御する。具体的には、CPU6は、接続ビットにデータを埋め込む領域のメインデータがEFM変調回路4に入力された場合には、EFM変調回路4と接続ビット選択回路5との間に備えられたスイッチをオンするための制御信号を出力する。特殊データ領域は、例えば、リードイン領域、リードアウト領域、トラック間のギャップ領域、プログラム領域中の所定領域の少なくとも1つの領域であり、この発明の第1の実施形態においては、リードイン領域である。

【0029】特殊データ領域指示回路7は、CPU6から供給される制御信号に基づき、特殊データを記録する領域を指示する。具体的には、特殊データ領域指示回路7は、CPU6から供給される制御信号に基づき、EFM変調回路4と接続ビット選択回路5との間に備えられたスイッチ8をオン/オフする。

【0030】記録回路9は、フレーム同期信号、アドレス等の付加の処理がなされ、また、記録回路9には、ドライブ回路が設けられており、記録回路9の出力が光ピックアップ12内の半導体レーザに供給されることによって、記録データに応じて強度が変調されたレーザが光ピックアップ12から光ディスク1に対して照射される。

【0031】サーボ回路10は、スピンドルモータ11および光ピックアップ12に制御信号を供給する。スピンドルモータ11は、サーボ回路10から供給される制御信号に基づき、光ディスク1を回転駆動する。光ピックアップ12は、サーボ回路10から供給される制御信号に基づき、トラッキング動作およびフォーカス動作が制御される。

【0032】図4は、この発明の第1の実施形態によるデータ記録装置の特殊データ記録処理を説明するためのフローチャートである。ここでは、各接続ビットに1ビットの情報を埋め込む場合を例として示す。

【0033】まず、特殊データのビットを特定する変数iを初期値例えば0にセットする(ステップS1)。次に、接続ビット選択回路5が、接続ビット選択回路5に備えられたメモリ(図示せず)から、特殊データのi番目のデータDiを読み出す(ステップS2)。次に、接続ビット選択回路5が、i番目のデータDiが「0」であるか否かを判断する(ステップS3)。データDiが「0」であると判断した場合には、「0」用接続ビットを選択する(ステップS4)。一方、データDiが「0」でないと判断した場合には、「1」用接続ビットを選択する(ステップS5)。この発明の第1の実施形態においては、図3に示すように、「0」用接続ビットは、「010」であり、「1」用接続ビットは「100」である。

【0034】次に、EFM変調回路4が、エラー訂正符号化回路2から供給されるシンボルを14チャンネルビットに変換し、この変換した14チャンネルビット間を、ステップS4あるいはステップS5で選択された接続用ビットにより接続し、記録回路9に供給する(ステップS6)。

【0035】次に、接続ビット選択回路5が、記憶装置に格納された特殊データを全て処理したか否かを判断する。全て処理したと判断した場合には、特殊データ記録処理は終了となる。特殊データの処理が全て終了していないと判断した場合には、データ記録装置は、変数iをインクリメントしてステップS2に戻り、上述と同様の

処理を繰り返す。

【0036】次に、この発明の第1の実施形態による光ディスク1の記録フォーマットについて説明する。図5Aは、この発明の第1の実施形態による光ディスク1の特殊データ領域における記録データのフレーム構成を示す。図5に示すように、1フレームは、同期パターン部(24チャンネルビット)、サブコーディング部(1シンボル、すなわち14チャンネルビット)、第1のデータ部(12シンボル、すなわち12×14チャンネルビット)、第1のバリティ部(4シンボル、すなわち4×14チャンネルビット)、第2のデータ部(12シンボル、すなわち12×14チャンネルビット)、および第2のバリティ部(4シンボル、すなわち4×14チャンネルビット)からなる。なお、各シンボル(同期パターンも24ビットからなるシンボルとみなす)の結合のために、3ビットの接続ビットがフレーム内に含まれる。この接続ビットの総ビット数は、34×3=102チャンネルビットである。したがって、1フレームは、合計で588チャンネルビットからなる。

【0037】図5Bは、特殊データ領域におけるシンボルおよび接続ビットの構成の一例を示す。ここでは、特殊データ領域に記録されているメインデータの各シンボルが、「0100010000000000」(10進数の「4」)のデータに対応する14チャンネルビットのパターン)に固定されている例が示されている。

【0038】各シンボル間には、最大ランレングス11Tおよび最小ランレングス3Tを満たすように、接続ビット「010」および「100」のいずれかが配列されている。ここでは、上述したように、接続ビット「010」、「100」は、それぞれ、特殊データの論理値「0」、「1」に対応している。

【0039】図6は、この発明の第1の実施形態によるデータ再生装置の構成の一例を示すブロック図である。図6に示すように、この発明の第1の実施形態によるデータ再生装置は、スピンドルモータ101、光ピックアップ102、RFアンプ103、サーボ回路104、同期検出回路105、EFM変調回路106、CIRCエラー訂正回路107、CPU108、特殊データ領域指示回路109、接続ビット抜出回路111、特殊データデコーダ112およびCIRCエラー訂正回路113から構成される。

【0040】光ディスク1はスピンドルモータ101によって回転駆動される。光ピックアップ102は、光ディスク1にレーザを照射して反射光を受光し、受光した反射光に基づいて読取り信号を得て、読取り信号をRF(Radio Frequency)アンプ103に供給する。なお、レーザ光強度は、図示しないAPC(Automatic Power Control)によって適正化される。RFアンプ103は、供給される読取り信号にゲインなどの処理を施す。RFアンプ103の出力がサーボ回路104と、同



期検出回路 105 とに供給される。同期検出回路 105 は、フレーム同期信号を検出し、検出信号を後段の処理のタイミング基準として使用する。

【0041】サーボ回路 104 は、RF アンプ 103 の出力に基づいて、トラッキングエラー信号、フォーカスエラー信号、およびスピンドルエラー信号などを生成する。トラッキングエラー信号およびフォーカスエラー信号は光ピックアップ 102 に供給される。スピンドルエラー信号はスピンドルモータ 101 に供給される。これらの信号に基づいて光ピックアップ 102 およびスピンドルモータ 101 は、読み取り信号を良好に保つように動作する。

【0042】EFM 復調回路 106 は、記録データに施されている EFM 変調に対応する復調処理を行う。EFM 復調回路 106 の出力は、CIRC エラー訂正回路 107 に供給される。CIRC エラー訂正回路 107 は、EFM 復調回路 106 の出力について、CIRC 符号化を復号して、エラー訂正された復号データを生成する。

【0043】CPU 108 は、特殊データ領域の位置に関する情報を持っており、特殊データ領域指示回路 109 を制御する。例えば、CPU 108 は、特殊データ領域が再生された場合には、スイッチ 110 をオンするための制御信号を出力する。特殊データ領域指示回路 109 は、CPU 108 から供給される制御信号に基づき、特殊データを抜き出す領域を指示する。具体的には、特殊データ領域指示回路 109 は、CPU 108 から供給される制御信号に基づき、スイッチ 110 をオン/オフする。なお、光ディスク 1 の所定の位置例えば TOC 領域に特殊データ領域を示す情報を記録するようにしても良い。

【0044】接続ビット抽出回路 111 は、同期検出回路 105 から出力された特殊データ領域のデータに含まれる接続ビットを抜き出し、特殊データデコーダ 112 に供給する。特殊データデコーダ 112 は、接続ビット抽出回路 111 から供給された特殊データをデコードし、CIRC エラー訂正回路 113 に供給する。例えば、特殊データデコーダ 112 は、接続ビット抽出回路 111 から供給された接続ビット「101」、「100」を、それぞれ、情報「0」、「1」に変換し、CIRC エラー訂正回路 113 に供給する。CIRC エラー訂正回路 113 は、特殊データデコーダ 112 から供給されたデータについて、CIRC 符号化を復号して、エラー訂正された復号データを生成する。

【0045】図 7 は、この発明の第 1 の実施形態によるデータ再生装置の特殊データ再生処理を説明するためのフローチャートである。ここでは、接続ビットに 1 ビットの情報が埋め込まれている場合を例として示す。まず、データ再生装置は、特殊データ領域より i (i = 0) 番目の特殊データ Di を抜き出す処理を開始する (ステップ S11)。ここで、特殊データ領域は、リー

ドイン部である。

【0046】次に、接続ビット抽出回路 111 が、同期検出回路 105 から供給される特殊データ領域のデータから接続ビットを抜き出し、特殊データデコーダ 112 に供給する (ステップ S12)。特殊データデコーダ 112 が、抜き出した接続ビットが「0」用接続ビットであるか否かを判断する (ステップ S13)。接続ビットが「0」用接続ビットである場合には、特殊データ Di として「0」を、CIRC エラー訂正回路 113 に出力する。接続ビットが「0」用接続ビットでない場合には、特殊データ Di として「1」を、エラー訂正回路 113 に出力する。

【0047】次に、CPU 108 が、特殊データ領域であるリードイン部のデータの再生が終了したか否かを判断する。リードイン部のデータの再生が終了したと判断した場合には、スイッチ 110 をオフにするための制御信号を特殊データ領域指示回路 109 に供給する。リードイン部のデータの再生が終了していないと判断した場合には、スイッチ 110 をオンに維持し、特殊データ領域より i (i + 1) 番目の特殊データ Di+1 を抜き出す処理を開始する (ステップ S17)。

【0048】上述した例では、接続ビットに 1 ビットの情報が埋め込まれている光ディスクから特殊データを再生する例について示したが、接続ビットに 2 ビットの情報が埋め込まれている光ディスクから特殊データを再生することも可能である。具体的には、特殊データデコーダ 112 が、抜き出したビットが「00」用接続ビットであると判断した場合には、「00」を CIRC エラー訂正回路 113 に供給し、抜き出したビットが「01」用接続ビットであると判断した場合には、「01」を CIRC エラー訂正回路 113 に供給し、抜き出したビットが「10」用接続ビットであると判断した場合には、「10」を CIRC エラー訂正回路 113 に供給し、抜き出したビットが「11」用接続ビットであると判断した場合には、「11」を CIRC エラー訂正回路 113 に供給する。ここで、例えば、「00」用接続ビット、「01」用接続ビット、「10」用接続ビット、「11」用接続ビットは、それぞれ、接続ビット「000」、接続ビット「001」、接続ビット「010」、接続ビット「100」である。

【0049】上述したように、この発明の一実施形態によれば、接続ビット部分に特殊データを埋め込むことができるため、従来のデータ再生装置と互換性を有する、特殊データを埋め込んだ光ディスクを提供することができる。また、既存フォーマットのデータ容量を減少させることなく、特殊データを記録データに付加することができる。また、再生データから接続ビットを抜き出すだけでなく、簡易に特殊データを読み出すことができる。また、記録データの接続ビットを、特殊データに応じて選択するだけで、簡易に特殊データを記録データに付加す

ることができる。

【0050】次に、この発明の第2の実施形態について説明する。上述したこの発明の第1の実施形態においては、特殊データ領域にデータを記録する際に、接続ビットによるDSVコントロールを行わない例について示したが、この発明の第2の実施形態は、特殊データ領域にデータを記録する際に、接続ビットによるDSVコントロールを行うものである。図8は、この発明の第2の実施形態によるデータ記録装置の構成の一例を示すブロック図であり、図9は、第2の実施形態によるデータ再生装置の構成の一例を示すブロック図である。理解の容易のために、DSVの変化の例について説明する。

【0051】図10は、チャンネルビット「01001000100000」(10進数の「0」のデータに対応する14チャンネルビット)同士を、接続ビット「000」により、接続した場合のDSVの変化のグラフを示す。図10に示すように、n番目のチャンネルビット「01001000100000」の終了時 $T_n$ には、DSVは「4」であり、n+1番目のチャンネルビット「01001000100000」の終了時 $T_{n+1}$ には、DSVは「3」である。したがって、時間 $\Delta T$ (= $T_{n+1}-T_n$ )間で、DSVは、「-1」減少している。すなわち、特殊データ「0」に対応する接続ビット「000」が連続している場合には、DSVは時間が経過するにつれて減少する。

【0052】図11は、チャンネルビット「01001000100000」(10進数の「0」のデータに対応する14チャンネルビット)同士を、接続ビット「100」により、接続した場合のDSVのグラフを示す。図11に示すように、n番目のチャンネルビット「01001000100000」の終了時 $T_n$ には、DSVは「4」であり、n+1番目のチャンネルビット「01001000100000」の終了時 $T_{n+1}$ には、DSVは「5」である。したがって、時間 $\Delta T$ (= $T_{n+1}-T_n$ )間で、DSVは、「+1」増加している。すなわち、特殊データ「1」に対応する接続ビット「100」が連続している場合には、DSVは時間が経過するにつれて増加する。

【0053】図12は、チャンネルビット「01001000100000」(10進数の「0」のデータに対応する14チャンネルビット)同士を、接続ビット「010」により、接続した場合のDSVのグラフを示す。図12に示すように、n番目のチャンネルビット「01001000100000」の終了時 $T_n$ には、DSVは「4」であり、n+1番目のチャンネルビット「01001000100000」の終了時 $T_{n+1}$ には、DSVは「7」である。したがって、時間 $\Delta T$ (= $T_{n+1}-T_n$ )間で、DSVは、「+1」増加している。すなわち、特殊データ「1」に対応する接続ビット「100」が連続している場合には、DSVは時間が経過するにつ

れて増加する。

【0054】上述したグラフより、特殊データ領域において、接続ビット「000」と「100」が同数存在するようにすれば、DSVをコントロールできることが分かる。すなわち、接続ビットとして、特殊データ「0」を「000」に割り当て、特殊データ「1」を「100」に割り当てておき、特殊データ領域において、特殊データの論理値「0」、「1」が、同数存在するようにすればDSVを収束させることができる。

【0055】よって、この発明の第2の実施形態においては、特殊データをフェーズエンコードすることにより、DSVコントロールを行う。例えば、特殊データの論理値「0」を、「01」にフェーズエンコードし、特殊データの論理値「1」を、「10」にフェーズエンコードする。このようにフェーズエンコードすることにより、特殊データ中に含まれる「0」と「1」との数を同数にすることができ、DSVの発散を防止できる。

【0056】図8に示すように、この発明の第2の実施形態によるデータ記録装置は、エラー訂正符号化回路2、エラー訂正符号化回路3、EFM変調回路4、接続ビット選択回路5、CPU6、特殊データ領域指示回路7、スイッチ8、記録回路9、サーボ回路10、スピンドルモータ11、光ピックアップ12およびフェーズエンコーダ13から構成される。なお、第1の実施形態によるデータ記録装置と共通する部分には同一の符号を付し、詳細な説明を省略する。

【0057】接続ビット選択回路5は、特殊データ領域指示回路7によりスイッチ8がオンされた場合には、エラー訂正符号化回路3から供給される特殊データに基づき、EFM変調回路4において8データビットから14チャンネルビットに変換されたシンボル間に配する接続ビットを選択する。例えば、エラー訂正符号化回路3から特殊データ「0」が供給された場合には、接続ビットとして「000」を選択し、エラー訂正符号化回路3から特殊データ「1」が供給された場合には、接続ビットとして「100」を選択する。

【0058】フェーズエンコーダ13は、エラー訂正符号化回路2から特殊データをフェーズエンコードする。この発明の第2の実施形態においては、フェーズエンコーダ13は、エラー訂正符号化回路3から特殊データ「0」が供給された場合には、「01」に変換し、エラー訂正符号化回路2から特殊データ「1」が供給された場合には、「10」に変換する。

【0059】なお、この発明の第2の実施形態によるデータ記録装置の特殊データ記録処理は、上述した第1の実施形態によるデータ記録装置の特殊データ記録処理と略同様であるので、説明を省略する。

【0060】図9は、この発明の第2の実施形態によるデータ再生装置の構成の一例を示すブロック図である。図14に示すように、この発明の一実施形態によるデー

タ再生装置は、スピードモータ101、光ピックアップ102、RFアンプ103、サーボ回路104、同期検出回路105、EFM変調回路106、CIRCエラー訂正回路107、CPU108、特殊データ領域指示回路109、接続ビット抜出回路111、特殊データコード112、CIRCエラー訂正回路113およびフェーズデコード114から構成される。なお、第1の実施形態によるデータ記録装置と共通する部分には同一の符号を付し、詳細な説明を省略する。

【0061】フェーズデコード112は、特殊データデコードから出力された特殊データを、フェーズデコードし、CIRCエラー訂正回路に供給する。この発明の第2の実施形態においては、フェーズデコード112は、特殊データデコードから特殊データ「01」が供給された場合には、「0」に変換し、特殊データデコードから特殊データ「10」が供給された場合には、「1」に変換する。

【0062】なお、この発明の第2の実施形態によるデータ再生装置の特殊データ再生処理は、上述した第1の実施形態によるデータ再生装置の特殊データ再生処理と略同様であるので、説明を省略する。

【0063】上述したように、この発明の第2の実施形態によれば、接続ビットによりDSVコントロールを行うつつ、接続ビット部分に特殊データを埋め込むことができる。また、従来のデータ再生装置と互換性を有する、特殊データを埋め込んだ光ディスクを提供することができる。また、既存フォーマットのデータ容量を減少させることなく、特殊データを記録データに付加することができる。また、再生データから接続ビットを抜き出すだけで、簡単に特殊データを読み出すことができる。また、記録データの接続ビットを、特殊データに応じて選択するだけで、簡単に特殊データを記録データに付加することができる。

【0064】以上、この発明の実施形態について具体的に説明したが、この発明は、上述の実施形態に限定されるものではなく、この発明の技術的思想に基づく各種の変形が可能である。

【0065】例えば、この発明の第1および第2の実施形態においては、この発明を光ディスクについて適用する例について示したが、これ以外の記録媒体にこの発明を適用してもかまわない。

【0066】上述した第1および第2の実施形態においては、リードイン部の接続ビットに特殊データを埋め込む例について示したが、トラック間（例えば曲間の無音部分）あるいはリードアウト部の接続ビットに特殊データを埋め込むようにしてもかまわない。

【0067】また、この発明の第1および第2の実施形態においては、2通りのビットパターンを選択できる場合を例として示したが、3通りあるいは4通りの接続ビットを選択できるようにしてもかまわない。図13およ

び図14は、接続ビットパターンへの情報の与え方の一例を示す。

【0068】図13は、4通りの接続ビットパターンを選ぶ場合における、接続ビットパターンへの情報の与え方の一例を示す。図13に示すように、4通りの接続ビットを選ぶ場合には、接続ビットに2ビットの情報を与えることができる。すなわち、接続ビットパターン「000」、「001」、「010」、「100」に、それぞれ、情報「00」、「01」、「10」、「11」を与えることができる。

【0069】図14は、3通りの接続ビットパターンを選ぶ場合における、接続ビットパターンへの情報の与え方の一例を示す。ここでは、接続ビットパターンとして、「000」、「010」、「100」を選択できる場合について示す。図14に示すように、3通りの接続ビットを選ぶ場合には、接続ビットに1ビットの情報を埋め込むことができる。すなわち、接続ビットパターン「000」、「010」、「100」に、それぞれ、情報「0」、「1」を与えることができる。なお、接続ビットパターンへの情報の与え方は、この例に限られるものではなく、「000」、「010」、「100」に、それぞれ、情報「0」、「0」、「1」を与えるようにしてもかまわない。また、「000」、「010」、「100」に、それぞれ、情報「0」、「1」を与えるようにしてもかまわない。

【0070】図15は、3通りの接続ビットパターンを選ぶ場合における、接続ビットパターンへの情報の与え方の他の例を示す。ここでは、接続ビットパターンとして、「000」、「010」、「100」を選択できる場合について示す。図12に示すように、3通りの接続ビットを選ぶ場合には、2つの接続ビットを用いることにより、3ビットの情報を埋め込むことができる。

【0071】また、上述した第1および第2の実施形態においては、シンボルが一定のパターンに固定されている場合に、接続ビットに特殊データを与える例について示したが、シンボルが一定のパターンに固定されていない場合に、接続ビットに特殊データを与えるようにしてもかまわない。具体的には、CPU108が、接続ビットを配する前後のシンボルのビットパターンを参照し、この参照結果に応じて、接続ビット選択回路がビットパターンを配するようにする。

【0072】また、上述した第1および第2の実施形態においては、シンボルが一定のパターンに固定されている場合に、接続ビットから特殊データを読み出す例について示したが、シンボルが一定のパターンに固定されていない場合に、接続ビットから特殊データを読み出すようにしてもかまわない。具体的には、CPU108が、接続ビットと隣接する（前後の）シンボルのビットパターンを参照し、この参照結果に応じて、接続ビット抜出回路111がビットパターンを抜き出すようにする。

【0073】図16Aに示すように、接続ビットパターンとし「000」が入る時には、これを特殊データの論理値「0」とし、「000」以外を論理値「1」とする。「000」が入らない場合には、図16Bに示すように、接続ビットパターンと特殊データの論理値の対応関係を規定し、この規定に基づいて特殊データを復号する。そのためには、図6に示す第1の実施形態における再生装置、並びに図9に示す第2の実施形態における再生装置において、破線の信号経路で示すように、特殊データデコーダ112に対してEFM復調回路106から10

【0074】

【発明の効果】以上説明したように、この発明によれば、接続ビット部分に特殊データを埋め込むことができるため、従来のデータ再生装置と互換性を有する特殊データを埋め込んだ記録媒体を提供することができる。但し、従来のデータ再生装置では、特殊データを再生できないので、秘密に特殊データを記録することが可能となる。また、既存フォーマットのデータ容量を減少させることなく、特殊データを記録データに付加することができる。また、再生データから接続ビットを抜き出すだけで、簡易に特殊データを読み出すことができる。また、記録データの接続ビットを、特殊データに応じて選択するだけで、簡易に特殊データを記録データに付加することができる。

【図面の簡単な説明】

【図1】この発明の第1の実施形態によるデータ記録装置の構成の一例を示すブロック図である。

【図2】EFMの変換テーブルの一例を示す略線図である。

【図3】接続ビットパターンへの情報の与え方の一例を示す略線図である。

【図4】この発明の第1の実施形態によるデータ記録装置の特殊データ記録処理を説明するためのフローチャートである。

【図5】この発明の第1の実施形態によるデータのフレームフォーマットについて説明するための略線図である。

【図6】この発明の第1の実施形態によるデータ再生装置の構成の一例を示すブロック図である。

\*【図7】この発明の第1の実施形態によるデータ再生装置の特殊データ再生処理を説明するためのフローチャートである。

【図8】この発明の第2の実施形態によるデータ記録装置の構成の一例を示すブロック図である。

【図9】この発明の第2の実施形態によるデータ再生装置の構成の一例を示すブロック図である。

【図10】チャンネルビット「01001000100000」（10進数の「0」）同士を、接続ビット「000」により、接続した場合のDSVを示すグラフである。

【図11】チャンネルビット「01001000100000」（10進数の「0」）同士を、接続ビット「100」により、接続した場合のDSVを示すグラフである。

【図12】チャンネルビット「01001000100000」（10進数の「0」）同士を、接続ビット「010」により、接続した場合のDSVを示すグラフである。

【図13】接続ビットパターンへの情報の与え方の一例を示す略線図である。

【図14】接続ビットパターンへの情報の与え方の他の例を示す略線図である。

【図15】接続ビットパターンへの情報の与え方の更に他の例を示す略線図である。

【図16】接続ビットパターンへの情報の与え方のより更に他の例を示す略線図である。

【符号の説明】

1・・・光ディスク、2、3・・・エラー訂正符号化回路、4・・・接続ビット選択回路、5・・・EFM変調回路、6、108・・・CPU、7・・・特殊データ領域指示回路、8、110・・・スイッチ、9・・・記録回路、10、104・・・サーボ、11、101・・・スピンドルモータ、12、102・・・光ピックアップ、103・・・RFアンプ、105・・・同期回路、106・・・EFM復調回路、107、113・・・CIRCエラー訂正回路、109・・・特殊データ領域指示回路、111・・・接続ビット抜出回路、112・・・特殊データデコーダ

\*40

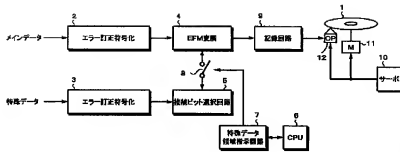
【図3】

【図14】

接続ビット	情報
010	0
100	1

接続ビット	情報
000	0
010	1
100	1

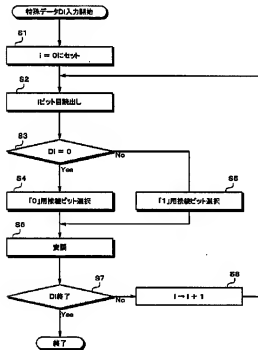
【図1】



【図2】

	data bits	channel bits
0	00000000	01001000100000
1	00000001	10011000100000
2	00000010	01100100010000
3	00000011	00000100010000
4	00000100	01100100000100
5	00000101	00000100000100
6	00000110	00101000100000
7	00000111	01001000100000
8	00001000	10011000100000
9	00001001	10011000100000
10	00001010	10001000100000
11	00001011	00001000100000
12	00001100	00001000100000
13	00001101	00001000100000
14	00001110	00001000100000
15	00001111	00001000100000
16	00010000	00001000100000
17	00010001	00001000100000
18	00010010	00001000100000
19	00010011	00001000100000
20	00010100	00001000100000
21	00010101	00001000100000
22	00010110	00001000100000
23	00010111	00001000100000
24	00011000	01001000100000
25	00011001	01001000100000
26	00011010	01001000100000
27	00011011	01001000100000
28	00011100	01001000100000
29	00011101	01001000100000
30	00011110	01001000100000
31	00011111	01001000100000
32	00100000	00000001000000

【図4】



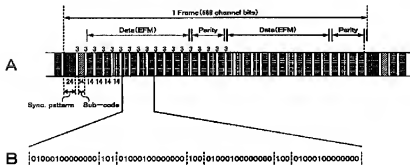
【図13】

奇数ビット	情報
000	00
001	01
010	10
100	11

【図15】

偶数ビット	情報
000 000	000
000 001	100
000 100	010
010 000	001
010 010	110
010 100	101
100 000	011
100 010	111
100 100	111

【図5】



[illegible]

```

graph TD
    Start([スタート]) --> S11[S11: I ← 0]
    S11 --> S12[S12: 接続ビット読み出し]
    S12 --> S13{S13: 追加ビットか?}
    S13 -- No --> S15[S15: Di ← 1]
    S13 -- Yes --> S14[S14: Di ← 0]
    S14 --> S16{S16: 待待データ満了?}
    S15 --> S16
    S16 -- No --> S17[S17: I ← I + 1]
    S16 -- Yes --> End([終了])
    S17 --> S13
  
```

The flowchart illustrates the address conversion process. It begins with a start terminal, followed by step S11 where a counter  $I$  is initialized to 0. Step S12 involves reading the connection bit. Step S13 is a decision point: if it is not an additional bit (No), step S15 sets  $D_i$  to 1; if it is an additional bit (Yes), step S14 sets  $D_i$  to 0. Both paths lead to step S16, which checks if the wait data is full. If full (Yes), the process ends at the terminal. If not full (No), step S17 increments the counter  $I$  by 1, and the flow returns to step S13 to process the next bit.



【図16】

**A**

000	0
(000)以外	1

**B**

000	0
010	1
100	1

001	0
010	1

001	0
100	1

010	0
100	1